



MIPI D-PHY 與 MIPI CSI-2 應用於物聯網—AI 邊緣裝置

主講人：Ashraf Taka

Mixel, Inc.

A presentation slide for the MIPI DEVCON 2021 conference. The slide features a white background on the left and a green and orange circuit board pattern on the right. The MIPI DEVCON logo is in the top left. The dates "28-29 SEPTEMBER 2021" are prominently displayed in the top right. The speaker's name "Ashraf Takla" and company "Mixel, Inc." are listed in the middle left. The topic "MIPI D-PHYSM and MIPI CSI-2SM for IoT: AI Edge Devices" is centered below the speaker's name. A small video inset in the bottom right shows the speaker. The footer contains the website "MIPI.ORG/DEVCON", the tagline "MOBILE & BEYOND", and the copyright notice "© 2021 MIPI Alliance, Inc."/>

mipi
DEVCON
MIPI ALLIANCE DEVELOPERS CONFERENCE

28-29
SEPTEMBER
2021

Ashraf Takla
Mixel, Inc.

MIPI D-PHYSM and MIPI CSI-2SM for
IoT: AI Edge Devices

MIPI.ORG/DEVCON MOBILE & BEYOND © 2021 MIPI Alliance, Inc.

大家好，我是 Mixel 創辦人兼執行長 Ashraf Takla。謝謝大家撥空參與，今天要介紹如何透過 MIPI CSI-2 與 D-PHY，在物聯網邊緣裝置實現 AI 應用。

Agenda

- Benefits of Edge Processing
- Perceive Ergo® Edge Inference Processor Overview
 - Block diagram
 - target solutions
 - Target Applications
- Why MIPI?
- Why FDSOI?
- Mixel MIPI IP and Silicon Results



我會先簡單介紹邊緣運算的優點，接著透過系統和裝置方塊圖，帶大家了解 Perceive 的 Ergo 晶片。再來我會談談 Perceive 透過 Ergo 想解決的問題，以及主要應用領域。我也會分享 Perceive 為什麼決定採用 MIPI 介面，以及為什麼選用 FDSOI 流程進行設計。最後，我會簡單介紹與 Perceive 晶片和矽晶整合的 Mixel MIPI IP 解決方案。

Benefits of Processing at the Edge

- Latency: able to make decisions in real-time or near real-time vs. increased latency when processing at a data center or in the cloud
- Power savings: smarter devices require less bandwidth, provide less false notifications which can improve battery life
- Security and privacy: reduced chance for breach by reducing transmission of raw data to be processed somewhere else
- Connectivity: in some cases, connecting to broadband or even mobile may not be feasible so local computing is required
- Connection costs: even if connection is available, it may be worthwhile to save bandwidth due to connectivity costs

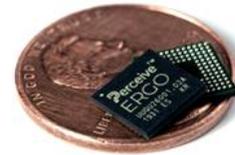
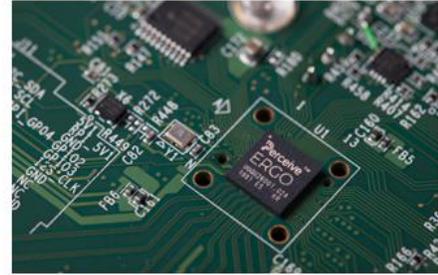


我們看一下邊緣處理的優點，在多數 AI 應用中，回應速度是必備條件，要能以極低延遲即時做出決定。在這方面，邊緣運算是很重要的工具，能有效滿足現今使用者的各種要求與高標準。在邊緣端處理資料時，使用的頻寬較少，所以能節省系統電力，也能降低誤判機率，進而延長電池壽命。

就安全性與隱私而言，在傳輸原始資料進行遠端處理時，邊緣處理能降低資料外洩的機率。本地的邊緣裝置當然要有完善保護、確保安全。在某些地點，我們可能無法透過寬頻或行動網路连接到雲端，必須靠本地運算。能夠連接時，成本可能是一個問題，但能透過邊緣處理加以解決。

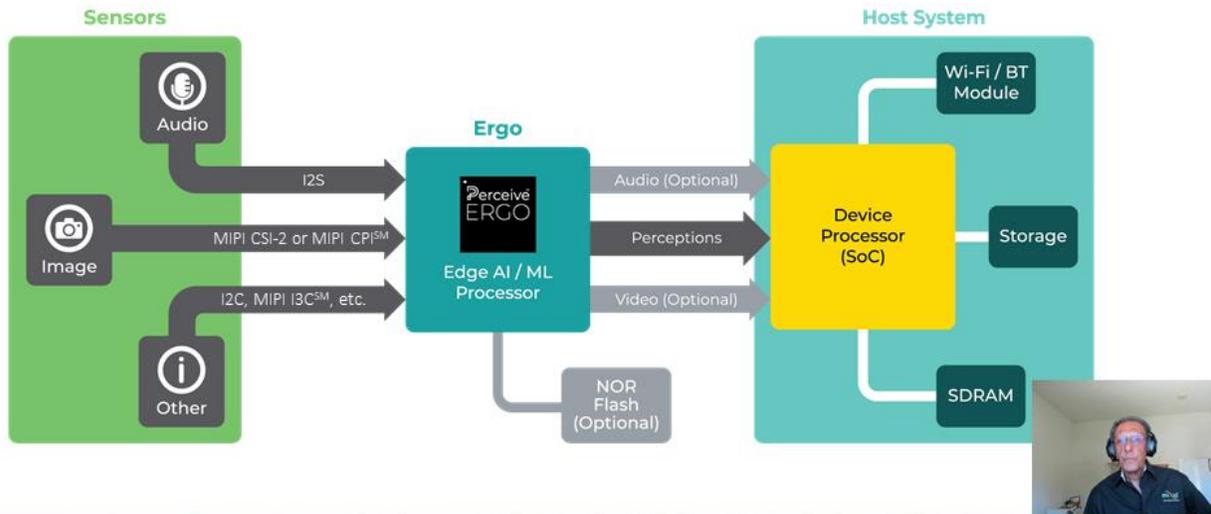
Perceive ERGO™

- Edge inference processor for use in devices such as security cameras or smart appliances
 - 20-100x more power-efficient, delivering 4 sustained GPU-equivalent floating-point TOPS at 55 TOPS/W
 - Able to process large neural networks in 20mW and supports a variety of advanced neural networks

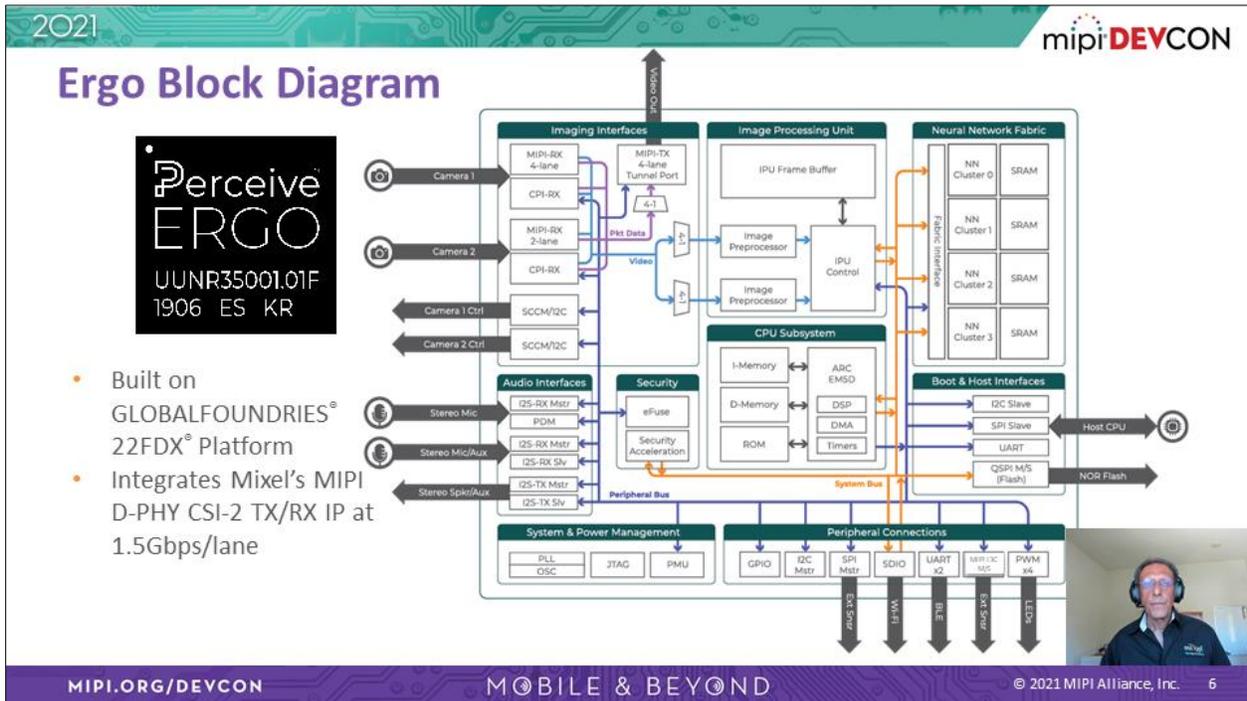


現在，我們來看一下 Perceive Ergo 晶片。邊緣裝置要能支援 AI，需要具有機器學習能力的處理器，例如 Perceive 的 Ergo 推論處理器。這款處理器專門為物聯網與邊緣裝置設計，能源效率是市面上同類元件的 20 到 100 倍，具有相當於 4 TOPS GPU 的浮點運算能力，性能功耗比達 55 TOPS/W。這樣的運算能力能以 20 mw 的低功耗處理大型神經網路，並支援各種先進神經網路的邊緣處理。

Overview of System Design



這裡可以看到 Ergo 與一般 AI 應用的系統如何整合，Ergo 會從不同感測器接收資料。左邊可以看到音訊透過 I2S 輸入，影像透過 MIPI CSI 和 CPI 輸入，其他資訊則使用 I2C 及 I3C。投影片中間就是 Ergo 處理器，配備新版的快閃記憶體，能支援快速啟動。右邊是系統單晶片，能接收感知、接受原始音訊和影像資料，主要用於多媒體隧道 (tunneling) 應用。



現在來看一下 Ergo 的方塊圖。左上角可以看到 Ergo 內建的影像介面，包含 MIPI 與 CPI 輸入口各兩個，還有一個 MIPI 輸出口。這個配置能支援兩個同步影像處理流程，一個是高性能 4K，使用兩個 MIPI 四通道 D-PHY，另一個是標準高解析度，使用一個 MIPI。

接著在左下角，你會看到 Ergo 的音訊介面，支援麥克風輸入與揚聲器輸出。中間偏下是 CPU 系統，主要用來確認管理狀況、資料流，以及與處理器的通訊。部分音訊處理，例如時間到空間的轉換，是由 CPU 子系統執行。DSP 引擎負責 FFT 等的前與後處理。Ergo 的影像處理單元在中間偏上，能處理來自相機的原始影像，方便神經網路結構取用，功能包括縮放、裁切和色彩空間轉換。

Ergo 晶片能對圖片與影像進行推理，也能透過 MIPI 傳送器將影像傳輸出去。通道傳輸的應用非常廣泛，例如保全系統，讓警示能有對應的音訊及影像。Ergo 接著運用音訊、影像或其他感測器輸入做出高水準的推論。例如，在保全應用上，動作偵測加上玻璃破碎的聲音，就能觸發更可靠的回應。

現在來看看 Ergo 的核心，也就是右上角的神經網路結構。Ergo 晶片支援多種神經網路，因此能同步執行多種神經網路叢集，支援多種輸入資料類型，例如同時處理處理音訊及影像。

這些神經網路叢集和 SRAM 佔據晶片三分之二以上的面積，是執行分割、辨識、推論等多種功能的區塊。在遷入式軟體與神經網路資源部分，Ergo 透過晶片內建的硬體加速進行解密，不只能保護隱私與安全性，運算速度也不受影響。

Perceive Target Solutions

- Video Object Detection
 - Enables home or enterprise security to detect interesting motion and ignore false alerts
- Audio Event Detection
 - Able to detect critical sounds around the device to improve safety and contextual awareness
- Face Recognition
 - Can be used as standalone biometric or part of multi-factor authentication to unlock devices or objects
- Speech Recognition
 - Used for wakeup words, device-specific commands, and natural language interfaces for smartphone, smart toy, or home appliance



Perceive 關注的是邊緣裝置想解決的特定問題。感測主要分為視覺和聽覺，兩種都能用來偵測環境中的物件，並辨識使用者。影像物件偵測用於家庭或企業保全系統，能偵測可疑動作，也會忽略假警報。音訊偵測能偵測裝置周圍的關鍵聲音，藉此提升安全與情境感知能力。臉部辨識能作為獨立的生物識別，或作為多因素身份驗證的其中一道機制，用於解鎖裝置或物件。語音辨識的應用包含喚醒關鍵字、裝置專屬指令，以及自然語言介面，能用於智慧型手機、家用電器和智慧型玩具。

接下來，我們會透過幾個使用案例，介紹 Perceive 元件的不同應用類型。

Perceive Target Applications

- Smart Home – Security Cameras and Doorbells
 - Detect interesting motion and ignore false alerts
 - Recognize faces, voices, and people
 - Detect relevant objects – animals, packages, vehicles, etc.
 - Use voice for local commands
 - Detect important sounds – alarms, people, glass breaking, etc.
 - Describe people, vehicles, or even the actions in a scene



不同終端應用皆採用相同的 Ergo 晶片性能或部分性能，因此有不少相似之處，但仍因性能運用方式不同而有所區別。

首先，先來看看智慧家居應用，例如攝影機和門鈴。使用 Ergo 處理器的系統，具備動態偵測、減少假警報、人臉及聲音辨識、物體辨識（例如動物、包裹、車輛）等功能。可使用語音及本地端控制、偵測重要聲音（例如警示、人聲、玻璃碎裂等）。除此之外，還能提供使用者現場人、車、或動作的描述。

Perceive Target Applications

- Wearables
 - Detect important sounds around the user
 - Use local voice commands and advanced wake words to simplify device UI
 - Recognize faces, people, voice, and emotions
 - Detect relevant objects around the user
 - Integrate data across multiple sensors



穿戴式裝置部分，也能偵測使用者周遭重要聲音，並使用本地端語音控制，以高階喚醒詞功能簡化使用者介面。此外，也具有人臉、聲音和情緒辨識功能，偵測使用者周遭物體，並整合來自多個感測器的數據。

Perceive Target Applications

- Portable computing
 - Detect and recognize people and faces
 - Detect other relevant objects and sounds
 - Recognize voices and local voice commands
 - Track emotions, attention, and eye location
 - Blur or replace video conference backgrounds
 - Improve audio or video signal



接著，讓我們看看行動運算裝置怎麼運用 Ergo 晶片。除了上述有提到的性能外，系統還可透過內建鏡頭或手機，進行眼球追蹤、解讀使用者情緒和注意力。你可以在視訊會議時模糊化或自訂背景，音訊及影像品質也會有所提升。

Perceive Target Applications

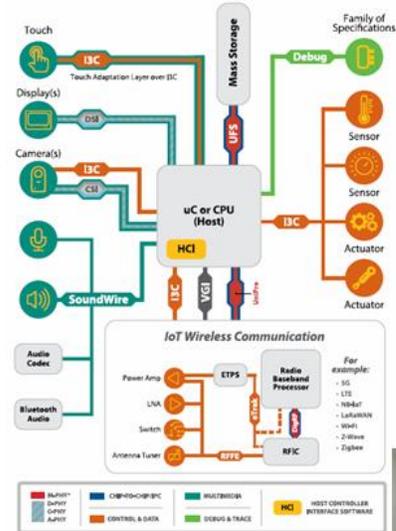
- Video conferencing
 - Detect and track people, faces, and voices
 - Recognize individual faces and voices
 - Audio noise reduction and intelligent muting
 - Use gesture or voice for touchless control
 - Blur or replace video conference backgrounds
 - Gaze correction and audience analytics
 - Detect other relevant objects and sounds



在視訊會議裝置上，Ergo 的應用和行動運算裝置類似，還可支援手勢或聲音的無接觸控制，或是提供視線校正及與會者分析。

Why MIPI

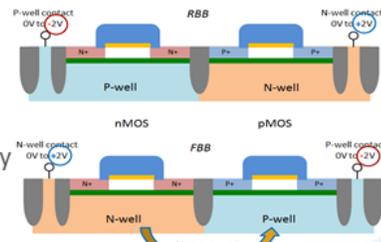
- MIPI was designed from the ground up to minimize power requirements while supporting high bandwidth and strict EMI requirements
- Many edge applications are battery operated
- MIPI CSI-2 is widely adopted for sensor applications
- MIPI D-PHY is the first and most widely adopted MIPI PHY today



現在，讓我們看看為什麼 Ergo 採用 MIPI 介面。MIPI 滿足低功耗、高頻寬、低電磁干擾 (EMI) 的嚴格要求，特別適合許多使用電池的邊緣運算產品。MIPI CSI-2 和 D-PHY 兩種規範廣受感測器採用。D-PHY 是目前市場上採用時間最早、應用最廣的 MIPI PHY 物理層。在這張區塊圖裡可以看到，一般 IoT 裝置會使用 MIPI、CSI 和 PHY；D-PHY 和 C-PHY 可支援攝影及顯示應用程式。

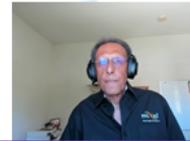
Why FDSOI

- FDSOI provides the right mix to achieve better performance, with lower power, at lower cost—without the need to move to more costly FinFET processes
- Compared with bulk silicon, FDSOI provides additional flexibility, due to the programmability of body bias, resulting in higher performance and potential reduction in power and area
 - Body biasing allows trade-off between dynamic and leakage power resulting in lowest possible power consumption for workload and operating conditions
 - Reverse Body Bias (RBB) can be applied during stand-by mode to drastically reduce leakage current
 - FDSOI enables performance/frequency boost through Forward Body Bias (FBB)
- No wonder FDSOI is widely adopted for IoT devices!



FDSOI:

- Fully-Depleted Silicon-On-Insulator
- Planar process similar to bulk

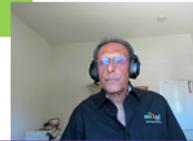
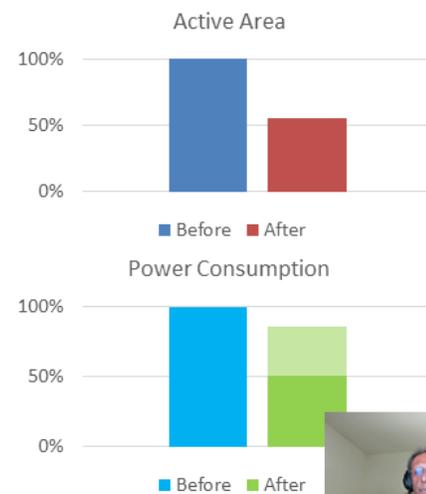


那 Perceive 為什麼選擇使用 FD-SOI 製程，而不是 FinFET 技術呢？首先，我們來看看 FD-SOI 電晶體的截面圖。電子通道和矽基板有所區隔，可外加順向或逆向偏壓，控制電晶體的閾值電壓 (threshold) 和洩漏電流，再加上寄生電容降低，使得 FD-SOI 可在較低功耗及成本的條件下，實現提供高性能，而不需採用成本較高的 FinFET 製程。和傳統塊狀矽晶圓 (Bulk Silicon) 相比，因為低寄生電容、可程式化，FD-SOI 具備高性能、低功耗、小尺寸等特性。透過施加基體偏壓，能在動態控制及洩漏電流間達成平衡，為特定工作負荷量或運作條件，實現最低功耗。舉例來說，待機模式下使用逆向偏壓，可大幅降低漏電。FD-SOI 技術也可透過順向偏壓，增進性能和速度。

基於這些優勢，物聯網裝置大量採用 FD-SOI 構造。

Power and Area Saving Evaluation

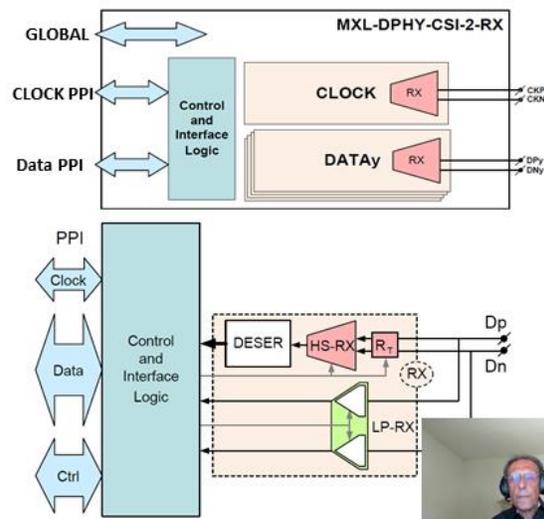
- By applying Forward Body Bias (FBB), device size was minimized while maintaining the same performance
- By adjusting the FBB and RBB based on PVT you can either reduce the area or the power or both
- Achievable power and area savings for FDSOI process:
 - Active area reduction of ~55%
 - Power reduction of 14-50% across PVT



我們做了分析以量化上述優勢，透過施加順向偏壓來降低主動區 (Active Area) 的大小和功耗。結果發現，在效能不減的情況下，主動區域面積可減少高達 55%，耗電量在各 PVT (製程、電壓、溫度) 條件下，可降低達五成。

Mixel MIPI Receiver IP

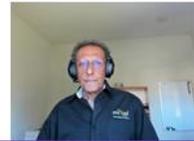
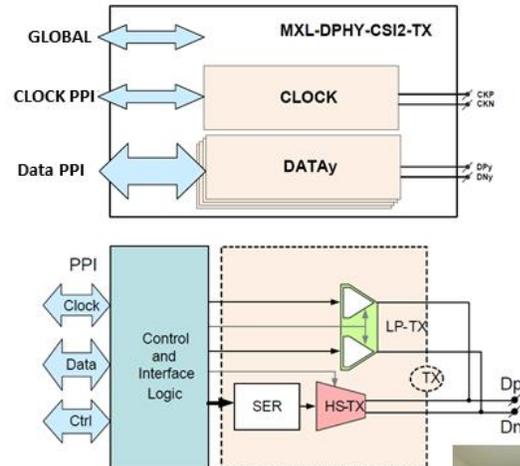
- MIPI D-PHY CSI-2 RX IP
- Supports MIPI D-PHY v2.1 with backwards compatibility for v1.2 and v1.1
- High-speed transmitter running at 2.5Gbps/lane
- Low-power transmitter running at up to 80Mbps/lane
- 2 and 4 data lanes and 1 clock lane configurations
- Area optimized
- Achieved first time silicon success



現在，我們來看看 Mixel 的 MIPI PHY 如何和 Ergo 晶片整合。我們提供 Perceive MIPI 接收器及傳輸 IP，皆通過另一個 FD-SOI 製程的驗證 (Silicon Proven)，並導入 22FDX 製程。在接收器部分，我們提供面積優化、雙通道及四通道兩種配置，採用 CSI-2 D-PHY 介面，兩種皆支援 MIPI D-PHY 2.1 版本，並和 v1.2 及 v1.1 向後相容，且皆具有每傳輸通道 2.5 Gbps 的傳輸率，並支援 80 Mbps 的低耗電模式。

Mixel MIPI Transmitter IP

- MIPI D-PHY CSI-2 TX IP
- Supports MIPI D-PHY v2.1 with backwards compatibility for v1.2 and v1.1
- High-speed transmitter running at 2.5Gbps/lane
- Low-power transmitter running at up to 80Mbps/lane
- 4 data lanes and 1 clock lane
- Area optimized
- Achieved first time silicon success



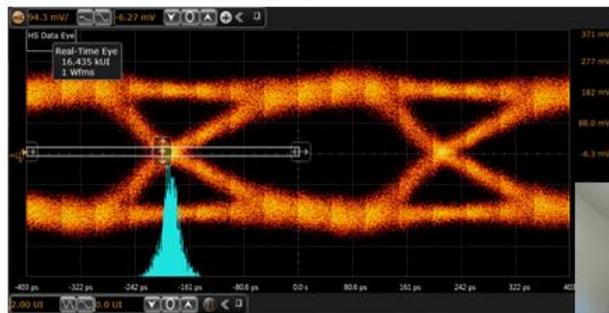
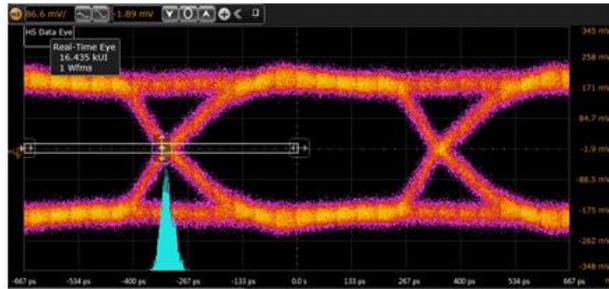
在發射端 (TX) 部分，我們提供 Perceive 面積優化、四通道的 IP，採用 CSI-2 D-PHY 規格，支援 MIPI D-PHY 2.1 版本，在高速傳輸模式下，傳輸速度為每通道 2.5 Gbps，並可支援漏斗功能。

Silicon Results

MIPI D-PHY TX @ 1.5Gbps



MIPI D-PHY TX @ 2.5Gbps



這邊兩張眼圖 (Eye Diagram) 顯示 TX IP 分別以每通道 1.5 Gbps 和 2.5Gbps 傳輸率運作。採用 Mixel 的多項 IP 後, Perceive 已取得首次矽驗證成功, 目前進入生產階段。

Mixel IP in FDSOI Processes

IP Name	Features	Node
D-PHY Universal	V1.2; 2.5Gbps; De-skew; loopback testability.	Silicon-Proven in 28FDSOI
D-PHY Universal	800Mbps; Ultra low power; Wearables, IoT.	
D-PHY DSI TX	1.5Gbps; low Skew; Test modes.	
D-PHY CSI-2 RX	1.5Gbps; Test modes.	
LVDS TX	1.25Gbps; 4 Channel; 7 or 10 bits/channel	
LVDS TX	1.25Gbps; 8 Channel; 7 or 10 bits/channel	
LVDS/D-PHY TX Combo	1.05Gbps; 4 Channel; Test modes.	
LVDS/D-PHY TX Combo	1.05Gbps; 8 Channel; Test modes.	
D-PHY CSI-2 TX	2.5 Gbps/lane; 4 lanes	Silicon-Proven in 22FDX
D-PHY CSI-2 RX	2.5Gbps/lane; 2 or 4 lanes	
D-PHY CSI-2 RX	2.5Gbps/lane; 2 or 4 lanes	



這邊帶大家快速一覽 Mixel 通過驗證的 IP，共有兩種 FD-SOI 製程節點，來自兩家晶圓廠。IP 集合了 D-PHY、發射器、接收器、通用通道 (Universal Lane)，以及 LVDS、D-PHY、LVDS Combo IP。所有 IP 都已取得首次矽驗證成功。

Mixel MIPI PHY Portfolio

- Industry leader in MIPI® interfaces and contributing member of the MIPI Alliance since 2006
 - MIPI D-PHY first silicon-proven in 2008
 - MIPI M-PHY® first silicon-proven in 2011
 - MIPI C-PHY first silicon-proven in 2016
- Complete integrated solution includes PHY, controller, and platform
- Widest coverage of process nodes and foundries: silicon-proven in 11 different nodes and 8 different foundries



簡單和各位介紹，Mixel 是 MIPI 介面的業界龍頭，於 2006 年成為 MIPI 聯盟會員。在 MIPI 界面開發上經驗豐富：2008 年 MIPI D-PHY 通過矽驗證、2011 年 MIPI M-PHY 通過驗證、還有 2016 年取得驗證的 MIPI C-PHY。我們提供全面、整合的解決方案，包含 PHY、控制器和 FPGA 開發平台。在 MIPI PHY 技術上，囊括最多樣的製程節點及晶圓廠，在十一個節點和八家晶圓廠皆已取得矽驗證。

Conclusion

- Edge computing provides many benefits including the ability to make decisions in real time, with very low latency
- MIPI specifications are uniquely designed to enable low power, high bandwidth requirements of IOT & edge devices
- FDSOI provides high performance with lower power at lower cost
- Processors like Perceive Ergo enable AI processing at the edge to make connected devices smarter, resulting in lower latency, improved battery life, and better security
- Mixel MIPI PHY IP enables SoC designers to leverage the benefits of MIPI with silicon-proven designs in FDSOI, lowering project risk



現在，快速總結一下。邊緣運算帶來諸多優勢，包含低延遲的即時資料處理。MIPI 規格在設計上實現低功耗、高頻寬，滿足行動及邊緣裝置需求。和 FinFET 製程相比，FD-SOI 技術具備高效能、低功耗及低成本的特點。基於上述優勢，MIPI 和 FD-SOI 是最適合導入邊緣裝置的技術組合。

像 Perceive Ergo 晶片這樣的處理器，能驅動人工智慧，使物聯網裝置更聰明、更安全，實現低延遲，延長電池壽命。

Mixel 和 Perceive SOC 工程師密切合作，在經驗證的 FD-SOI 矽智財上，充分利用 MIPI 優勢，衝造通往首次矽驗證成功及量產的最短途徑。



非常感謝各位今天的參與。

- [From Cloud to Edge](#)
- [A look at examples of IoT devices and their business applications in 2021](#)
- [What is edge computing? Everything you need to know](#)
- [Edge Intelligence Makes Smart Homes Truly Intelligent](#)
- [Autonomous Vehicles Drive AI Advances for Edge Computing](#)
- [Smart manufacturing and the IoT are driving the Industry 4.0 revolution](#)
- [Smart Manufacturing: Cloud vs. Edge Computing](#)
- [MIPI White Paper: Enabling the IoT Opportunity](#)
- [It's Time to Look at FDSOI Again](#)